

**Conception de circuits numériques complexes****But**

Cette formation propose aux auditeurs d'aborder les méthodologies de conception des circuits hybrides "hardware-software".

Elle leur permettra de parcourir toutes les étapes du flot de conception au travers de séances de travaux pratiques, depuis le partitionnement, le codage, jusqu'à l'implantation sur carte.

**Esprit Général**

On assiste ces dernières années à une forte augmentation de la complexité des systèmes numériques. Il en résulte une évolution des techniques de conception qui permettent de développer sur la même puce des fonctions de logique câblée "Hardware" et de logique programmée "Software".

Par ailleurs la méthodologie de conception ainsi mise en place connue sous le nom de "codesign" se caractérise par :

Un haut niveau d'abstraction

Une description au niveau système

La possibilité de réutilisation de blocs déjà validés

L'emploi de méthodes de partitionnement "hardware-software"

La synthèse des fonctions hardware et software

La co-simulation "hardware-software".

Cette formation s'appuie sur les outils dédiés à la conception des circuits FPGA de Xilinx.

**Prérequis**

**Niveau du stage :** Base

Ingénieurs et techniciens ayant des connaissances en conception de circuit d'électronique numérique, et des notions de base en langage de programmation.

**Durée et emploi du temps**

Le stage dure 5 jours (30 heures) et comporte :

- Des cours
- Des applications, permettant aux auditeurs d'appliquer les notions introduites en cours.



**Dr Francis BONY**

Enseignant INP ENSEEIHT / Groupe OSE LAAS



**Date**

**TOULOUSE**

**Programmé**

**12 au 16 Octobre 2026**

Catalogue Complet  
des formations



\* [Conditions Générales](#)

## Sommaire

- Techniques de conception des circuits numériques
    - \* Fonctions d'électronique numérique
    - \* Technologie des circuits intégrés
    - \* Conception, méthodologie et simulation
  - Langages de conception
    - \* VHDL
    - \* System C
  - Processeurs
    - \* ARM
    - \* MicroBlaze
  - Bus
    - \* Standard de Bus ARM
  - Flot de conception "codesign"
    - \* Spécification, description, simulation et validation des algorithmes
    - \* Découpage hiérarchique, contraintes
    - \* Choix de conception et d'implantation (partitionnement H/S)
    - \* Synchronisation, partage des données
    - \* Synthèse haut niveau SystemC/C vers VHDL
  - Co-simulation
- Ces différents enseignements serviront d'introduction aux différentes étapes du projet.
- Travaux pratiques
    - \* Conception conjointe matérielle-logicielle
    - \* Synthèse haut niveau
    - \* Implantation d'un système sur une plateforme Xilinx

Pour faire une demande

**Bulletin d'inscription**

\* [Conditions Générales](#)